

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-106304

(43)Date of publication of application : 11.04.2000

(51)Int.Cl.

H01C 7/02  
H01C 7/04

(21)Application number : 10-273401

(22)Date of filing : 28.09.1998

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

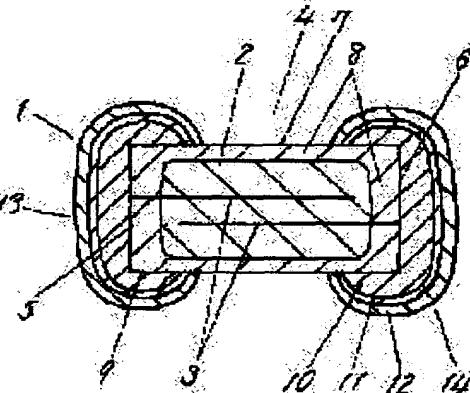
(72)Inventor : KITSUI TSUTOMU  
OKIMOTO TOMOHISA  
TAKAHASHI MASAYUKI  
SATO YOSHIYUKI  
NOZOE KENJI  
HABATA ETSURO

## (54) LAMINATED CHIP THERMISTOR AND ITS MANUFACTURE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To obtain a laminated chip thermistor, in which the erosion of a thermistor layer by a plating solution can be prevented on the drawn-out end faces of internal electrode layers at the time of plating external electrodes and the characteristics which deteriorate little.

**SOLUTION:** A laminated chip thermistor is provided with a laminated body 4, formed by alternately laminating plural thermistor layers 2 and internal electrode layers 3 upon another and forming the drawn-out sections of the electrode layers 3 on both facing end faces of the laminated body and external electrodes 13 and 14 which are connected electrically and mechanically to the internal electrode layers 3. Crystallized glass is diffused in a thermistor surface layer section 7, which is formed on the whole surface of the laminated body including the drawn-out faces 5 and 6 of the electrode layers, 3 and the external electrodes 13 and 14 are formed on a layer 8 in which the inorganic composite crystallized glass is diffused.



### LEGAL STATUS

[Date of request for examination] 20.06.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

# (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-106304

(P2000-106304A)

(43) 公開日 平成12年4月11日(2000.4.11)

(51) Int. C1.<sup>7</sup>

H01C 7/02  
7/04

識別記号

F I  
H01C 7/02  
7/04

テマコード\*(参考)  
5E034

審査請求 未請求 請求項の数 7

OL

(全6頁)

(21) 出願番号 特願平10-273401

(22) 出願日 平成10年9月28日(1998.9.28)

(71) 出願人 000005821

松下電器産業株式会社  
大阪府門真市大字門真1006番地

(72) 発明者 橘井 努

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 沖本 知久

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

最終頁に続く

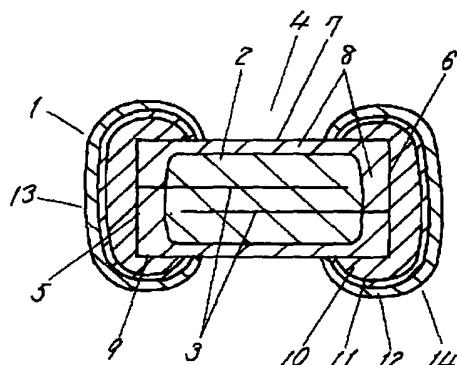
(54) 【発明の名称】積層型チップサーミスタ及びその製造方法

(57) 【要約】

【課題】 本発明は、外部電極のメッキを行う際に内部電極層の引き出される端面において、メッキ液によるサーミスタ層の浸食を防止でき特性劣化の少ない積層型チップサーミスタを得ることを目的とするものである。

【解決手段】 本発明は、複数のサーミスタ層2と内部電極層3を交互に積層し対向する両端面に前記内部電極層3の引き出し部を有する積層体4と、積層体4の内部電極層3と電気的、機械的に接続した外部電極13、14とを備え、前記内部電極層3の引きだし面5、6を含む積層体4の全面のサーミスタ表層部7に結晶化ガラスを拡散し、前記外部電極13、14を無機複合結晶化ガラスの拡散層8上に形成した。

- 1 積層体チップサーミスタ
- 2 サーミスタ層
- 3 内部電極層
- 4 積層体
- 5,6 内部電極の引き出し面
- 7 サーミスタ表層部
- 8 無機複合結晶化ガラスの拡散層
- 13,14 外部電極



## 【特許請求の範囲】

【請求項1】 複数のサーミスタ層と内部電極層を交互に積層し対向する両端面に前記内部電極層の引き出し部を有する積層体と、この積層体の内部電極層と電気的、機械的に接続した外部電極とを備え、前記内部電極層の引き出し面を含む積層体全面のサーミスタ表層部に無機複合結晶化ガラスの拡散層を形成し、この無機複合結晶化ガラスの拡散層上に焼き付け電極を形成し、さらにその表面にメッキ層を形成して外部電極を構成した積層型チップサーミスタ。

【請求項2】 無機結晶粉末を60～98wt%、ガラス粉末を2～40wt%の重量比で混合して成る無機複合粉末中に積層体を埋め込み、前記ガラス粉末の軟化点以上～サーミスタ層の焼結温度以下の温度範囲で加熱することで前記積層体の全面のサーミスタ表層部に無機複合結晶化ガラスの拡散層を形成し、次に前記積層体の両端面に電極ペーストを塗布し焼き付け、その表面にメッキ層を形成して外部電極を形成する請求項1に記載の積層型チップサーミスタの製造方法。

【請求項3】 無機結晶粉末を60～98wt%、ガラス粉末を2～40wt%の重量比で混合し前記ガラス粉末の軟化点以上～サーミスタ層の焼結温度以下の温度範囲で加熱して複合体を得、次に前記複合体を300μm以下の粒径に粉碎して無機複合粉末を形成する請求項2に記載の積層型チップサーミスタの製造方法。

【請求項4】 積層体を無機混合粉末中で、酸素分圧が50ppm以下、ガラス粉末の軟化点以上～サーミスタ層の焼結温度以下の温度範囲で加熱し前記積層体の全面のサーミスタ表層部に無機複合結晶化ガラスの拡散層を形成する請求項2または請求項3に記載の積層型チップサーミスタの製造方法。

【請求項5】 粒径50μm以下のガラス粉末と粒径200μm以下の無機結晶粉末とを混合し前記無機結晶粉末を形成する請求項2～請求項4にいずれか一つに記載の積層型チップサーミスタの製造方法。

【請求項6】 ガラス粉末はSiO<sub>2</sub>、B<sub>2</sub>O<sub>3</sub>、Na<sub>2</sub>Oを主成分とし、アリカリ性を有する請求項2～請求項5のいずれか一つに記載の積層型チップサーミスタの製造方法。

【請求項7】 無機結晶粉末はジルコニアまたはジルコンからなる請求項2～請求項6のいずれか一つに記載の積層型チップサーミスタの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は回路基板の表面実装用として温度センサーや温度補償用に用いられる積層型チップサーミスタ及びその製造方法に関するものである。

## 【0002】

【従来の技術】従来の積層型チップサーミスタは、特開平3-250603号公報に開示されており、図3にそ

の断面図を示す。サーミスタ材料で形成したサーミスタ層と内部電極層とを交互に積層して積層体21を形成し、次にこの積層体21を焼成し、その後この積層体21の内部電極層の引き出される端面27、28を除いて表面に無機複合材料を印刷し焼きつけて無機複合材料層22を形成し、次に、前記内部電極層の引き出される端面27、28と無機複合材料層22の一部表面に銀ペーストを塗布し焼き付けして焼き付け電極23、24を形成し、更に、この焼き付け電極23、24の表面に電解メッキなどでメッキ層を形成して外部電極25、26としていた。

【0003】前記の無機複合材料層22は被覆されているサーミスタ層を外部電極25、26を形成する際のメッキ液の浸食から保護するとともにセラミック素体への不要なメッキの付着を防止するために形成され、また、前記メッキ層は良好な半田付着性や半田耐熱性等を得るために構成されているものである。

## 【0004】

【発明が解決しようとする課題】しかしながら、従来の積層型チップサーミスタでは無機複合材料層22が内部電極層の引き出される端面27、28を除いて形成されているため、内部電極層の引き出される端面27、28に外部電極のメッキを行う際、メッキ液が内部電極層の引き出される端面27、28から焼き付け電極23、24を透過しサーミスタ層を浸食しサーミスタ特性を劣化させるという問題があった。

【0005】本発明は以上のような従来の欠点を除去し、サーミスタ特性の劣化のない積層型チップサーミスタを提供することを目的とする。

## 【0006】

【課題を解決するための手段】前記課題を解決するためには本発明は、複数のサーミスタ層と内部電極層を交互に積層し対向する両端面に前記内部電極層の引き出し部を有する積層体と、この積層体の内部電極層と電気的、機械的に接続した外部電極とを備え、前記内部電極層の引き出し面を含む積層体全面のサーミスタ表層部に無機複合結晶化ガラスの拡散層を形成し、この無機複合結晶化ガラスの拡散層上に焼き付け電極を形成し、さらにその表面にメッキ層を形成して外部電極を構成したものである。

【0007】この構成によれば、外部電極のメッキを行う際、内部電極層の引き出される端面において、メッキ液によるサーミスタ層の浸食を防止でき、特性劣化の少ない積層型チップサーミスタを得ることができる。

## 【0008】

【発明の実施の形態】本発明の請求項1に記載の発明は、複数のサーミスタ層と内部電極層を交互に積層し対向する両端面に前記内部電極層の引き出し部を有する積層体と、この積層体の内部電極層と電気的、機械的に接続した外部電極とを備え、前記内部電極層の引き出し面

を含む積層体全面のサーミスタ表層部に無機複合結晶化ガラスの拡散層を形成し、この無機複合結晶化ガラスの拡散層上に焼き付け電極を形成し、さらにその表面にメッキ層を形成して外部電極を構成して積層型チップサーミスタとしたものであり、前記無機複合結晶化ガラスの拡散層は外部電極をメッキする際に、メッキ液による浸食を防ぐ作用を有し、また、サーミスタ層の表面においてはメッキの付着を抑制し、メッキは焼き付け電極を形成した所定の位置に均一に形成される。

【0009】請求項2に記載の発明は、無機結晶粉末を60～98wt%、ガラス粉末を2～40wt%の重量比で混合して成る無機複合粉末中に積層体を埋め込み、ガラスの軟化点以上～サーミスタ層の焼結温度以下の温度範囲で加熱することで前記積層体の全面のサーミスタ表層部に無機複合結晶化ガラスの拡散層を形成し、次に前記積層体の両端面に電極ペーストを塗布し焼き付け、その表面にメッキ層を形成して外部電極を形成する請求項1に記載の積層型チップサーミスタの製造方法であり、前記の無機結晶粉末とガラス粉末の混合中に積層体を埋め込み規定の加熱を行うことでサーミスタ層の表層部に無機結晶物を核として成る無機複合結晶化ガラスの拡散層を形成する作用を有し、これにより得られた無機複合結晶化ガラスの拡散層はメッキ液の浸食に対し耐性が強く、また、サーミスタ層への不要なメッキの付着を防止でき、特性の劣化の少ない高品質の積層型チップサーミスタが得られる。

【0010】請求項3に記載の発明は、無機結晶粉末を60～98wt%、ガラス粉末を2～40wt%の重量比で混合し前記ガラス粉末の軟化点以上～サーミスタ層の焼結温度以下の温度範囲で加熱して複合体を得て、次に前記複合体を300μm以下の粒径に粉碎して無機複合粉末を形成する請求項2に記載の積層型チップサーミスタの製造方法であり、これにより均一な無機複合粉末を形成し、その無機複合粉末中で前記の加熱をし得られた積層体の表層部は均一な無機複合結晶化ガラスの拡散層を形成し得るものである。

【0011】請求項4に記載の発明は、積層体を無機混合粉末中で、酸素分圧が50ppm以下、前記ガラス粉末の軟化点以上～サーミスタ層の焼結温度以下の温度範囲で加熱し前記積層体の全面のサーミスタ表層部に無機複合結晶化ガラスの拡散層を形成する請求項2または請求項3に記載の積層型チップサーミスタの製造方法であり、酸素分圧が50ppm以下の雰囲気中で加熱することにより、前記の軟化したガラスを積層体内部に残留する酸素との結合を促進する作用を有し、積層体の深層部まで緻密な無機複合結晶化ガラスの拡散層を形成し得るものである。

【0012】請求項5に記載の発明は、粒径50μm以下のガラス粉末と粒径200μm以下の無機結晶粉末とを混合し前記無機結晶粉末を形成する請求項2～請求項

4のいずれか一つに記載の積層型チップサーミスタの製造方法であり、前記の粒径を用いることで積層体の表層部に得られた無機複合結晶化ガラスの拡散層は、その結晶がより微細で緻密なものとなり、高品質の積層型チップサーミスタが得られる。

【0013】請求項6に記載の発明は、ガラス粉末はSiO<sub>2</sub>、B<sub>2</sub>O<sub>3</sub>、Na<sub>2</sub>Oを主成分とし、アリカリ性を有する請求項2～請求項5のいずれか一つに記載の積層型チップサーミスタの製造方法であり、前記のガラス粉末を用いることで、加熱して軟化したガラスは積層体との良好な拡散性を有するものである。

【0014】請求項7に記載の発明は、無機結晶粉末はジルコニアまたはジルコニアからなる請求項2～請求項6のいずれか一つに記載の積層型チップサーミスタの製造方法であり、前記の無機結晶物を用いることで、積層体に形成された無機複合結晶化ガラスの拡散層は電気特性の劣化を起こすことが無く、信頼性にすぐれた積層型チップサーミスタが得られるものである。

【0015】以下、本発明の一実施の形態について、図1から図2を用いて説明する。図1は本発明の積層型チップサーミスタの断面図である。図1において1は積層型チップサーミスタであり、この積層型チップサーミスタ1はサーミスタ層2とパラジウムから成る内部電極層3を交互に積層して積層体4を形成し、この積層体4には前記内部電極層3の引きだし面5、6が構成されており、前記引きだし面5、6を含む全面のサーミスタ表層部7には無機複合結晶化ガラス層8が形成され、前記内部電極層3の引きだし面5、6とその隣接する面9の一部には前記内部電極層3と電気的接続をした焼き付け電極10を形成し、更にその上面に半田付け性や半田耐熱性のすぐれた半田などの金属で中間メッキ層11、上地メッキ層12を形成して外部電極13、14を構成して成る。

【0016】次に前記積層型チップサーミスタ1の製造方法について図2を加えて説明する。図2は積層体4に無機複合結晶ガラスの拡散層8を形成する方法を示す説明図であり以下の説明の中で、その詳細を記述する。

【0017】まず、マンガン、ニッケル及び銅を主成分とした混合スラリーを、シート成形工法を用いてグリーンシート作成、このグリーンシート面に主成分がパラジウムから成る内部電極層3を印刷する。次に、前記内部電極層3が印刷されたグリーンシートを複数枚を積み重ね、更にその上面と下面に内部電極層3の印刷していないグリーンシートを加えて積み重ね、加圧、加熱をし積層シートを得る。次に前記積層シートを、所定の形状に裁断し内部電極層3を両端面に露出した積層体4を得る。

【0018】次に、ジルコニアから成る1～2μmの無機結晶粉末とSiO<sub>2</sub>、B<sub>2</sub>O<sub>3</sub>、Na<sub>2</sub>Oを主成分とするアルカリガラス粉末とを混合し、ガラスの軟化点以上～

サーミスタ層2の焼結温度以下で加熱し複合体を得る。ここでは約800°Cの温度で2時間の加熱を行った。更に前記複合体を300μm以下の粒径に粉碎し無機複合粉末を得る。

【0019】次に図2に示すように、サヤ15内で前記の無機混合粉末16中に前記積層体4を複数個埋め込み、酸素分圧が50ppm以下の雰囲気中においてガラスの軟化点以上～サーミスタ層2の焼結温度以下で加熱する。ここでは920°Cの温度で2時間の加熱を行つた。この加熱により積層体4の表層部には均一に無機複合結晶ガラスの拡散層8を形成した。

【0020】そして、前記の無機複合結晶ガラスの拡散層8が形成された積層体4の内部電極層3の引きだし面5, 6とその隣接する面の一部9に延長し電極ペースト\*

\*を塗布し乾燥後100ppm以下の低酸素濃度雰囲気中において800°Cの温度で1時間の熱を加え、焼き付け電極10を形成し、さらに、その焼き付け電極10の表面に電解メッキ法を用いNiから成る中間メッキ層1

1、半田から成る上地メッキ層12を形成して外部電極13, 14とし積層型チップサーミスタ1を得た。

【0021】前記無機結晶粉末とガラス粉末の重量混合比を変化させ、得られた積層型チップサーミスタ1を完成し従来例の模擬サンプルと共にそれぞれ100個抜き取りその電気的特性評価及び外観評価を行い(表1)に示した。

#### 【0022】

#### 【表1】

分類 No.	重量比		外観評価		電気特性評価		
	ジルコニア (wt%)	ガラス (wt%)	無機混合 結晶化ガラス 付着不良 (%)	メッキ剥離	信頼性試験のサーミスタ抵抗率の割合		
					冷熱サイクル試験 1000サイクル後	高温放置試験 1000時間後	湿熱放置試験 1000時間後
※ 1	従来例の模擬サンプル		0	良好	平均値 3.5% $\sigma = 2.15$	平均値 5.5% $\sigma = 2.75$	平均値 7.7% $\sigma = 3.88$
※ 2	99	1	0	ショート 不良多発			
3	98	2	0	良好	平均値 0.25% $\sigma = 0.11$	平均値 0.52% $\sigma = 1.30$	平均値 0.70% $\sigma = 0.53$
4	90	10	0	良好	平均値 0.29% $\sigma = 0.12$	平均値 0.87% $\sigma = 0.63$	平均値 0.12% $\sigma = 0.03$
5	80	20	0	良好	平均値 0.10% $\sigma = 0.03$	平均値 0.05% $\sigma = 0.01$	平均値 0.02% $\sigma = 0.02$
6	60	40	0	良好	平均値 0.11% $\sigma = 0.04$	平均値 0.18% $\sigma = 0.02$	平均値 0.08% $\sigma = 0.02$
※ 7	50	50	30	良好			

※印は本発明の請求の範囲外を示す。

【0023】(表1)において※印を付したものは本發明の請求の範囲外であり、※印を付した分類No. 1は内

部電極層3の引き出し面5、6に無機複合結晶化ガラスの拡散層8を形成せずに完成させた従来例の模擬サンプルであり、分類No. 2、及びNo. 7はジルコニアから成る無機結晶粉末とガラス粉末の重量比が本発明の請求の範囲外である。

【0024】(表1)から明らかなように、ジルコニアから成る無機結晶粉末とガラス粉末の重量比を本発明の請求の範囲内で製造した分類No. 3からNo. 6は冷熱サイクル1000サイクル、高温試験1000時間、湿中放置試験1000時間の試験前後において積層型チップサーミスタ1の抵抗値を測定した結果、その平均値の変化量やバラツキ $\sigma$ が少なく、良好な結果を得た。

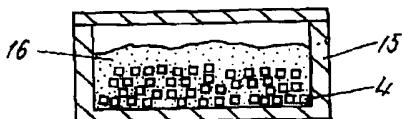
【0025】一方分類No. 1は前記試験後に、積層体4の内部に残留したメッキ液により積層体4の浸食が進行し抵抗値の変化量やバラツキ $\sigma$ が大きく成り、劣化が顕著である。また、ガラスの添加量の少ない分類No. 2は積層体4の内部への十分な拡散が得られず、外観評価の結果、外部電極13、14間でメッキ流れが発生し短絡不良と成り良品を得られなかつたため、その信頼性試験は除外した。また、ガラスの添加量の多い分類No. 7は外観評価の結果、無機複合結晶化ガラスが積層体4の内部電極層3の引きだし面5、6の表面を被覆し、外部電極13、14を形成後、内部電極層3と外部電極13、14の電気的接続が得られないものが多く発生し良品を得られなかつたため、その信頼性試験は除外した。

【0026】以上のように本発明の構成によれば、外部電極13、14のメッキを行う際、内部電極層3の引きだし面5、6において、メッキ液によるサーミスタ層2の浸食を防止でき、特性劣化の少ない信頼性のすぐれた積層型チップサーミスタ1を得ることができる。

【0027】尚、本発明の実施の形態では、内部電極層の材料としてパラジウムを使用したが、他の貴金属、卑金属を使用しても有効である。

【0028】

【図2】



【発明の効果】以上のように本発明によれば、メッキ液による浸食を防止でき、電気特性の劣化が少なく高信頼性を有する積層型チップサーミスタが得られる。更に、本発明の積層型チップサーミスタの製造方法によれば、積層体の全表面のサーミスタ表層部に容易に無機複合結晶化ガラス層を形成できるため生産性が良好である。また、無機結晶粉末とガラス粉末の混合比、粒径及び積層体をその中で加熱する際の酸素濃度等を規定することにより、より緻密な無機複合結晶化ガラスの拡散層が形成でき、得られた積層型チップサーミスタは極めて高品質である。

【図面の簡単な説明】

【図1】本発明の一実施の形態の積層型チップサーミスタの断面図

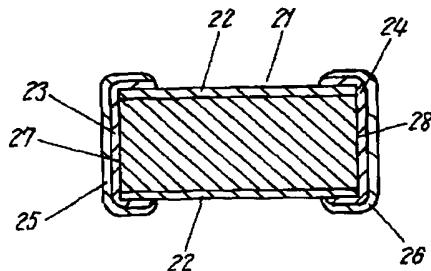
【図2】同積層体に無機複合結晶化ガラスの拡散層を形成する方法を示す説明図

【図3】従来の積層型チップサーミスタの断面図

【符号の説明】

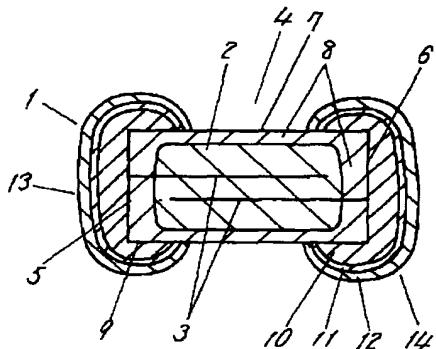
- |    |                |
|----|----------------|
| 1  | 積層型チップサーミスタ    |
| 2  | サーミスタ層         |
| 3  | 内部電極層          |
| 4  | 積層体            |
| 5  | 引きだし面          |
| 6  | 引きだし面          |
| 7  | サーミスタ表層部       |
| 8  | 無機複合結晶化ガラスの拡散層 |
| 10 | 焼き付け電極         |
| 11 | 中間メッキ層         |
| 12 | 上地メッキ層         |
| 13 | 外部電極           |
| 14 | 外部電極           |
| 15 | サヤ             |
| 16 | 無機複合粉末         |

【図3】



【図1】

- 1 積層体チップセミスター  
 2 サーミスター層  
 3 内部電極層  
 4 積層体  
 5,6 内部電極の引き出し面  
 7 サーミスター最層部  
 8 黒機械品化ガラスの拡散層  
 13,14 外部電極



フロントページの続き

(72)発明者 高橋 雅幸  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内  
 (72)発明者 佐藤 義之  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内

(72)発明者 野添 研治  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内  
 (72)発明者 幅田 悅朗  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内

Fターム(参考) 5E034 AA09 AA10 AB01 BA09 BB01  
 BC02 DA02 DA07 DB14 DB17  
 DC09 DE12